

⑫ 公開特許公報 (A)

昭63-226053

⑬ Int. Cl.

H 01 L 23/52
H 05 K 3/46

識別記号

厅内整理番号

8728-5F
B-7342-5F

⑬ 公開 昭和63年(1988)9月20日

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 混成集積チップモジュール

⑮ 特 願 昭62-59358

⑯ 出 願 昭62(1987)3月13日

⑰ 発明者 西田 孝治 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑱ 出願人 松下電器産業株式会社 大阪府門真市大字門真1006番地
 ⑲ 代理人 弁理士 中尾 敏男 外1名

明細書

1、発明の名称

混成集積チップモジュール

2、特許請求の範囲

- (1) 外部取出し電極を周壁に複数個設けたチップキャリア上に、内部取出し電極を前記外部取出し電極に対応して底面に設けた印刷配線回路基板を配置し、かつ印刷配線基板の内部取出し電極を前記チップキャリアの外部取出し電極に電気的に接続した混成集積チップモジュール。
- (2) 印刷配線基板は、単層又は多層セラミック基板の上面又は底面に、チップ部品を配置して混成集積回路を形成したものである特許請求の範囲第1項に記載の混成集積チップモジュール。
- (3) チップキャリアは、内部取出し電極に対応して周壁に溝を複数個設け、その溝に半田上りが可能な外部取出し用の導体電極を設けたものである特許請求の範囲第1項に記載の混成集積チップモジュール。
- (4) チップキャリアは、セラミック、又は樹脂成

形基材から成り、中央部に貫通する空間を設けたものである特許請求の範囲第1項に記載の混成集積チップモジュール。

3、発明の詳細な説明

産業上の利用分野

本発明は、高密度混成集積回路のリードレス混成集積チップモジュールに関するものである。

従来の技術

従来のリードレス型混成集積回路モジュールは、単品基板、又は多層積層基板の側面部に外嵌する導電性部材によって、複数の電気的取出し電極を設けたものである。また前記側面部に導電性インク材料を用いて外部接続用電極端子を形成したものである。

発明が解決しようとする問題点

しかし上記従来のものは、回路形成された前記基板の側面印刷工程が複雑であり、作業上コスト高となると共に、側面電極の印刷ピッチがバラツキ、かつ印刷作業ミスなどによる損失コストが多くつく欠点がある。また性能的にも、側面電極の

機械的強度が十分得られない欠点を有している。また本発明はこのような問題点を解決し、製造が容易なものとすることを目的とする。

問題点を解決するための手段

本発明は従来の欠点を除去するために、配線回路構成された印刷回路基板、欠は多層積層基板の底面の外周部に沿って入出力信号の内部取出し用電極を複数個設け、かつ前記内部取出し用電極に接続される外部取出し電極を複数個設けたセラミック又は成形樹脂から成るチップキャリヤの上に、前記基板を配置したものである。

作用

本発明は、配線回路構成された印刷回路基板、又は多層基板と、外部取出し電極を複数個有するチップキャリヤを個別に作り、積載後、内部及び外部取出し電極を各々対応させ、半田付した後、一体化したものであり、このため基板は、基板側面に取出し用電極を設けることなく、容易に基板底面のみに内部取出し電極を設けるだけで済み、印刷作業が容易で、かつ基板エッジ電極部の導通

刷配線基板1とチップキャリヤ4の接着を行なうため、チップキャリヤ中央部の開口部8より、樹脂を流し込んでいる。なお、印刷配線基板1の上に耐湿性と絶縁性を向上させるため、ガラス保護膜9や合成樹脂保護膜が形成されている。

発明の効果

以上のように本発明は、印刷回路基板と、それに電気的導通を図った外部取出し電極をもつチップキャリヤを個別に構成することにより、積載される印刷回路基板の設計自由度が増す。例えば印刷回路基板の内部取出し電極は、底面に一度の印刷で構成できるため、単層・多層基板にかかわらず、チップ部品を基板の両面にマウントやワイヤーボンディングしたものなど、横載可能な混成集積回路が多岐にわたる。またチップキャリヤの外部取出し電極の形成は、個別に行えるため、安価な合成樹脂成形基板が使え、かつ半田付接着力の強いメタライズ導体電極の採用も可能となる。またアルミナ基板など機械的強度の強い材質でチップキャリヤを構成することにより、当該適用チ

品質劣化の悪影響も生じない。

実施例

本発明の一実施例を第1図～第3図を用いて説明する。まず第2図示すように印刷配線回路基板1は、单層、又は多層の配線回路から成り、各層間はスルホール2、又はピアホールで導通され、最上層、及び底面に、チップ部品（能動・受動部品）7がマウント、又はワイヤーボンディングされたものであり、底面の外周部に沿って入出力信号の内部取り出し電極3を複数個形成している。なお、9はガラス保護膜である。

一方、前記印刷配線基板1を積載するチップキャリヤ4は、第3図のようにパッケージの周壁に沿って、前記内部取り出し電極3に対応する溝5を設け、その周辺に半田上がりが可能な外部取出し電極6を等ビッチで複数個設けた構成である。このチップキャリヤ4の上に積載される印刷配線基板1の内部取り出し電極3と前記外部取出し電極6が半田付されている。また、印刷配線基板1の底面に突出したチップ部品7を防湿保護し、かつ印

チップモジュールは、信頼性の高い実装部品となる。一方印刷回路基板とチップキャリヤの機械的接続は、内部取出し電極部の半田付以外に、開口されたチップキャリヤの底面より、耐湿保護膜を兼ねた接着用樹脂を流し込むことにより、印刷回路基板とチップキャリヤの接着をより強固にすることも可能である。

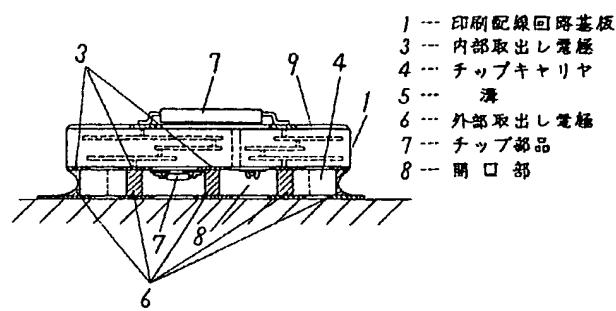
4、図面の簡単な説明

第1図は本発明の一実施例による混成集積チップモジュールの断面図、第2図は印刷回路基板の実施例としての多層印刷混成集積基板の断面図、第3図は積載されるチップキャリヤの斜視図である。

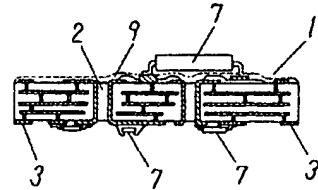
1……印刷配線回路基板、3……内部取出し電極、4……チップキャリヤ、5……溝、6……外部取出し電極、7……チップ部品、8……開口部。

代理人の氏名 井理士 中尾敏男ほか1名

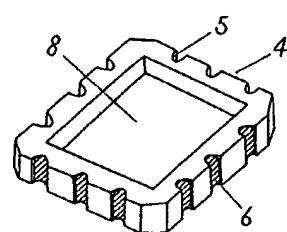
第 1 図



第 2 図



第 3 図



CLIPPEDIMAGE= JP363226053A
PAT-NO: JP363226053A
DOCUMENT-IDENTIFIER: JP 63226053 A
TITLE: HYBRID INTEGRATED CHIP MODULE

PUBN-DATE: September 20, 1988

INVENTOR-INFORMATION:

NAME
NISHIDA, KOJI

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MATSUSHITA ELECTRIC IND CO LTD	N/A

APPL-NO: JP62059358

APPL-DATE: March 13, 1987

INT-CL (IPC): H01L023/52; H05K003/46

US-CL-CURRENT: 257/698

ABSTRACT:

PURPOSE: To facilitate a printing process and prevent a substrate edge electrode section from degrading in conductivity by a method wherein a plurality of internal leadout electrodes are provided along the bottom circumference of a substrate mounted with a wiring circuit and the substrate is placed on a chip carrier provided with a plurality of external leadout electrodes to be connected to said internal leadout electrodes.

CONSTITUTION: A printed wiring circuit substrate 1 includes a single-layer or multilayer wiring circuit, and is provided with a plurality of internal leadout electrodes 3 along its bottom circumference for input/output signals. A glass-made protecting film 9 is provided. In a chip carrier 4, along the peripheral walls of a package, grooves 5 are provided, which correspond to the internal leadout electrodes 3. Along the circumference of the chip carrier 4, a plurality of solderable external leadout electrodes 6 are built at equal intervals. The internal leadout electrodes 3 of the printed

wiring circuit substrate 1 to be installed thereon are soldered to said external leadout electrodes 6. Resin is caused to flow into an opening 8 provided at the middle of the chip carrier 4 for the protection of chip parts 7 against moisture. The resin also establishes adhesion between the printed wiring circuit substrate 1 and chip carrier 4.

COPYRIGHT: (C)1988, JPO&Japio